

Development Board ECUcore-EP3C

Hardware Manual

Auflage Sept. 2011

Revisionsgeschichte zum Manual:

Datum	Version	Änderung	Bearbeitet
26.04.2010	L-1266d_01	Neuerstellung	K.Otto
13.09.2011	L-1266d_02	Komplette Überarbeitung	D. Krüger

Im Buch verwendete Bezeichnungen für Erzeugnisse, die zugleich ein eingetragenes Warenzeichen darstellen, wurden nicht besonders gekennzeichnet. Das Fehlen der © Markierung ist demzufolge nicht gleichbedeutend mit der Tatsache, daß die Bezeichnung als freier Warename gilt. Ebenso wenig kann anhand der verwendeten Bezeichnung auf eventuell vorliegende Patente oder einen Gebrauchsmusterschutz geschlossen werden.

Die Informationen in diesem Handbuch wurden sorgfältig überprüft und können als zutreffend angenommen werden. Dennoch sei ausdrücklich darauf verwiesen, daß die Firma SYS TEC electronic GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf den Gebrauch oder den Inhalt dieses Handbuches zurückzuführen sind. Die in diesem Handbuch enthaltenen Angaben können ohne vorherige Ankündigung geändert werden. Die Firma SYS TEC electronic GmbH geht damit keinerlei Verpflichtungen ein.

Ferner sei ausdrücklich darauf verwiesen, daß SYS TEC electronic GmbH weder eine Garantie noch die juristische Verantwortung oder irgendeine Haftung für Folgeschäden übernimmt, die auf falschen Gebrauch oder falschen Einsatz der Hard- bzw. Software zurückzuführen sind. Ebenso können ohne vorherige Ankündigung Layout oder Design der Hardware geändert werden. SYS TEC electronic GmbH geht damit keinerlei Verpflichtungen ein.

© Copyright 2011 SYS TEC electronic GmbH. Alle Rechte vorbehalten. Kein Teil dieses Buches darf in irgendeiner Form ohne schriftliche Genehmigung der Firma SYS TEC electronic GmbH unter Einsatz entsprechender Systeme reproduziert, verarbeitet, vervielfältigt oder verbreitet werden.

Kontakt	Direkt	Ihr Lokaler Distributor
Adresse:	SYS TEC electronic GmbH August-Bebel-Str. 29 D-07973 Greiz GERMANY	Sie finden eine Liste unserer Distributoren unter http://www.systemec-electronic.com/distributors
Angebots-Hotline:	+49 (0) 36 61 / 62 79-0 info@systemec-electronic.com	
Technische Hotline:	+49 (0) 36 61 / 62 79-0 support@systemec-electronic.com	
Fax:	+49 (0) 36 61 / 6 79 99	
Webseite:	http://www.systemec-electronic.com	

2. Auflage Sept. 2011

Inhaltsverzeichnis

1	Einleitung	1
2	Bestelloptionen und Support	3
3	Eigenschaften	5
	3.1 Überblick.....	5
4	Pinbelegung ECUcore-EP3C	5
5	Jumper	7
	5.1 Stand-alone Variante	7
	5.2 Host-CPU mit parallelem Interface.....	8
6	Schnittstellen	9
	6.1 Allgemein.....	9
	6.2 ECUcore-EP3C	10
	6.3 ECUcore-9G20.....	11
7	Technische Daten	13

Abbildungsverzeichnis

Abbildung 1 Pinbelegung.....	5
Abbildung 2 Jumper-Positionen für Stand-alone Variante.....	7
Abbildung 3 Jumper-Positionen für Host-CPU mit parallelem Interface.....	8

Tabellenverzeichnis

Tabelle 1 Pinbelegung X100	6
----------------------------------	---

1 Einleitung

Das Developmentboard ECUcore-EP3C entstand aus dem Developmentboard ECUcore-9G20. dieses Board wurde ergänzt um einen Sockel sowie einigen Peripherie-Elementen für das ECUcore-EP3C.

Im Handbuch L-1256 "Development Board ECUcore-9G20" sind alle Komponenten beschrieben die für die Funktion des ECUcore-9G20 notwendig sind, wie Netzteil, Kommunikationsschnittstellen, Taster, LED's. und Erweiterungsmöglichkeiten. Die Funktionen können dort nachgelesen werden.

Viele Teile davon werden auch vom ECUcore-EP3C benutzt. Dieses Handbuch beschreibt nur die Ergänzungen für das ECUcore-EP3C und wie das Modul vorhanden Peripherie nutzt.

In diesem Handbuch sowie im dazugehörigen Schaltplan werden low aktive Signale durch einen Schrägstrich "/" vor dem Signalnamen gekennzeichnet (z.B. "/RD"). Die Darstellung "0" deutet auf eine logische Null oder low Pegel hin, während "1" für eine logische Eins oder high Pegel steht. Wenn Widerstände nach VCC oder GND geschaltet sind werden sie im Handbuch als pullup (nach VCC) bzw. pulldown (nach GND) bezeichnet.

Anmerkungen zum EMV Gesetz für das Developmentboard ECUcore-EP3C



Das ECUcore-EP3C (im Folgenden Produkt genannt) ist als Zulieferteil für den Einbau in ein Gerät (Weiterverarbeitung durch Industrie (siehe § 5 Abs. 5 EMVG)) bzw. als Evaluierungsboard für den Laborbetrieb (zur Hardware- und Softwareentwicklung) bestimmt.

Achtung!

Das Produkt ist ESD empfindlich und darf nur an ESD geschützten Arbeitsplätzen von geschultem Fachpersonal ausgepackt und gehandhabt bzw. verarbeitet werden. Im Betrieb dürfen ohne weitere Schutzbeschaltung und Prüfung keine Leitungen von mehr als 3 m Länge an die Verbinder angeschlossen werden.

Das Produkt erfüllt die Anforderungen des EMV Gesetz (CE Konformität) nur für den in diesem Handbuch beschriebenen Anwendungsbereich unter Einhaltung der gegebenen Hinweise zur Inbetriebnahme.

Nach dem Einbau in ein Gerät oder bei Änderungen/Erweiterungen an diesem Produkt muß die Konformität nach dem EMV Gesetz neu festgestellt und bescheinigt werden. Erst danach dürfen solche Geräte in Verkehr gebracht werden.

Auszug aus dem EMVG § 5 Abs. 5

Geräte, die ausschließlich zur Verwendung in eigenen Laboratorien, Werkstätten und Räumen hergestellt, Anlagen, die erst am Betriebsort zusammengesetzt werden, und Netze bedürfen keiner EG Konformitätserklärung und CE Kennzeichnung.

Dies gilt auch für Bausätze, die ausschließlich für Funkamateure im Sinne des § 1 Abs. 2 hergestellt und bestimmt sind.

Geräte, die ausschließlich als Zulieferteile oder Ersatzteile zur Weiterverarbeitung durch Industrie, Handwerk oder sonstige auf dem Gebiet der elektromagnetischen Verträglichkeit fachkundige Betriebe hergestellt und bereitgehalten werden, brauchen weder die Schutzanforderungen gemäß § 4 Abs. 1 einzuhalten noch bedürfen sie einer EG Konformitätserklärung oder CE Kennzeichnung, vorausgesetzt, es handelt sich dabei nicht um selbständig betreibbare Geräte.

2 Bestelloptionen und Support

Artikel-Nr.	Bezeichnung
4002010	Developmentboard EP3C
4001018	ECUcore-EP3C

Das ECUcore-EP3C besitzt die folgende Konfiguration:

- FPGA Altera Cyclon III Typ: EP3C25F256I7N
- serieller Flash für FPGA ST M25P80-VMN6P
- highspeed SRAM 2MiB an 32bit-Datenbus
- SPI-EEPROM 32kiB
- 2x Ethernet-PHY
- 50MHz Oszillator
- Spannungsregler von 3,3V auf 2,5V und 1,2V
- Reset-IC

Für das Modul gibt es das Developmentboard-EP3C. Dieses Board wurde erstellt um die POWERLINK-Fähigkeit des Moduls als stand-alone-Variante oder in Zusammenarbeit mit einer Host-CPU zu entwickeln und demonstrieren. Als Host-CPU kann dabei das ECUcore-9G20 mit einem Atmel ARM9 Mikrocontroller zum Einsatz kommen. Es ist aber auch möglich damit eigene, POWERLINK-unabhängige Entwicklungen durchzuführen.

ECUcore-EP3C relevante Eigenschaften des Developmentboards:

- Steckernetzteil 230VAC auf 12VDC
- Spannungsregler von 12VDC auf 3,3VDC
- Sockel für ECUcore-EP3C
- 2 Ethernet-Buchsen mit Übertrager und LED's
- 1 DSUB9-Stecker einschl. RS232-Transceiver
- 4 LED's, 4 Taster für IO-Test
- Run-LED, Error-LED
- 2 Hexcode-Schalter an SPI-Anschlüssen
- Reset-Taster
- JTAG-Stiftleiste

- zusätzlich Sockel für ECUCore-9G20 einschl. Peripherie

3 Eigenschaften

3.1 Überblick

Das Development Board besitzt zwei Sockel. Ein Sockel (Bezeichnung X701 im RM 2.54) ist für das ECUcore-EP3C. Der zweite Sockel (Bezeichnung X100 im RM 1.27) ist für ein optionales ECUcore-9G20, welches als Host-CPU verwendet werden kann.

4 Pinbelegung ECUcore-EP3C

Das folgende Bild zeigt das ECUcore-EP3C mit Ansicht auf die Buchsenleisten.

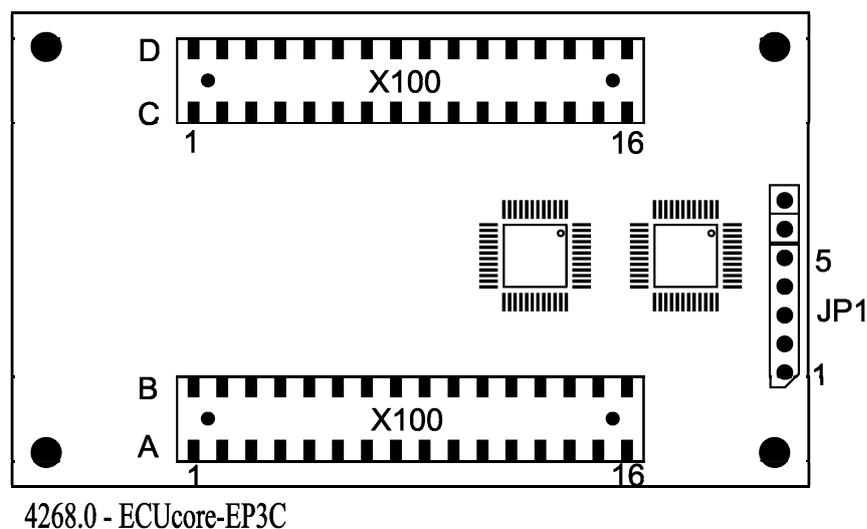


Abbildung 1 Pinbelegung

Pinbelegung X100:

Pin	Name	Anschluss	Pin	Name	Anschluss
A			B		
1	IO0	FPGA-Pin J2	1	IO1	FPGA-Pin J1
2	IO2	FPGA-Pin K2	2	GND	
3	IO3	FPGA-Pin K1	3	IO4	FPGA-Pin L2

4	IO5	FPGA-Pin L1	4	IO6	FPGA-Pin N2
5	GND		5	IO7	FPGA-Pin N1
6	IO8	FPGA-Pin K5	6	IO9	FPGA-Pin L4
7	IO10	FPGA-Pin R1	7	IO11	FPGA-Pin P2
8	IO12	FPGA-Pin P1	8	GND	
9	IO13	FPGA-Pin N3	9	IO14	FPGA-Pin T15
10	IO15	FPGA-Pin N12	10	IO16	FPGA-Pin N14
11	GND		11	IO17	FPGA-Pin P15
12	IO18	FPGA-Pin P16	12	IO19	FPGA-Pin R16
13	IO20	FPGA-Pin N16	13	IO21	FPGA-Pin N15
14	IO22	FPGA-Pin L13	14	GND	
15	/MR	Reset-IC /MR	15	IO23	FPGA-Pin L16
16	+3V3		16	GND	

Pin	Name	Anschluss	Pin	Name	Anschluss
C			D		
1	TDI	FPGA-TDI	1	TDO	FPGA-TDO
2	GND		2	TCK	FPGA-TCK
3	TMS	FPGA-TMS	3	RxD0	FPGA-Pin G2
4	Hex-MRST	FPGA Pin N11	4	TxD0	FPGA Pin G1
5	Hex-PL	FPGA Pin T14	5	GND	
6	Err-LED	FPGA Pin F14	6	Hex-CLK	FPGA Pin M10
7	Run-LED	FPGA Pin C11	7	Eth0_Link	PHY0 LED0
8	GND		8	Eth0_Speed	PHY0 LED1
9	+2V5_Eth0	PHY0-VDDRCV	9	Eth0_Tx-	PHY0 Tx-
10	Eth0_Rx-	PHY0 Rx-	10	Eth0_Tx+	PHY0 Tx+
11	Eth0_Rx+	PHY0 Rx+	11	GND	
12	Eth1_Link	PHY1 LED0	12	Eth1_Speed	PHY1 LED1
13	GND		13	+2V5_Eth1	PHY1 VDDRCV
14	Eth1_Rx-	PHY1 Rx-	14	Eth1_Tx-	PHY1 Tx-
15	Eth1_Rx+	PHY1 Rx+	15	Eth1_Tx+	PHY1 Tx+
16	+3V3		16	GND	

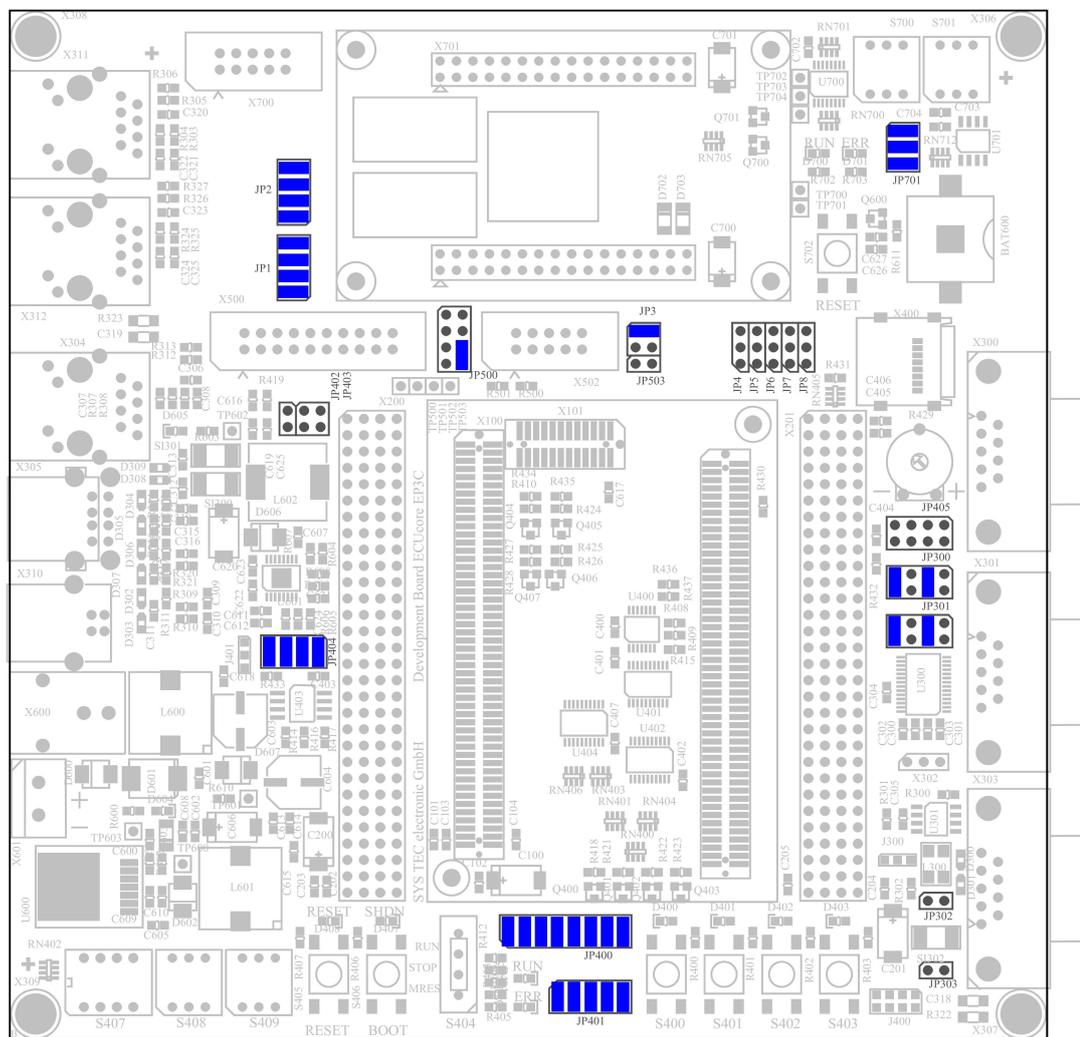
Tabelle 1 Pinbelegung X100

Der Name der IO-Pins kommt von der ursprünglichen Verwendung als stand-alone POWERLINK-Node.

5 Jumper

5.1 Stand-alone Variante

In der Variante ohne Host-CPU (ECUcore-9G20) wird folgende Jumperkonfiguration empfohlen. Diese ist speziell für die Verwendung mit der POWERLINK-Demoapplikation zu verwenden. Dabei werden die LEDs und Taster direkt mit dem ECUcore-EP3C verbunden.

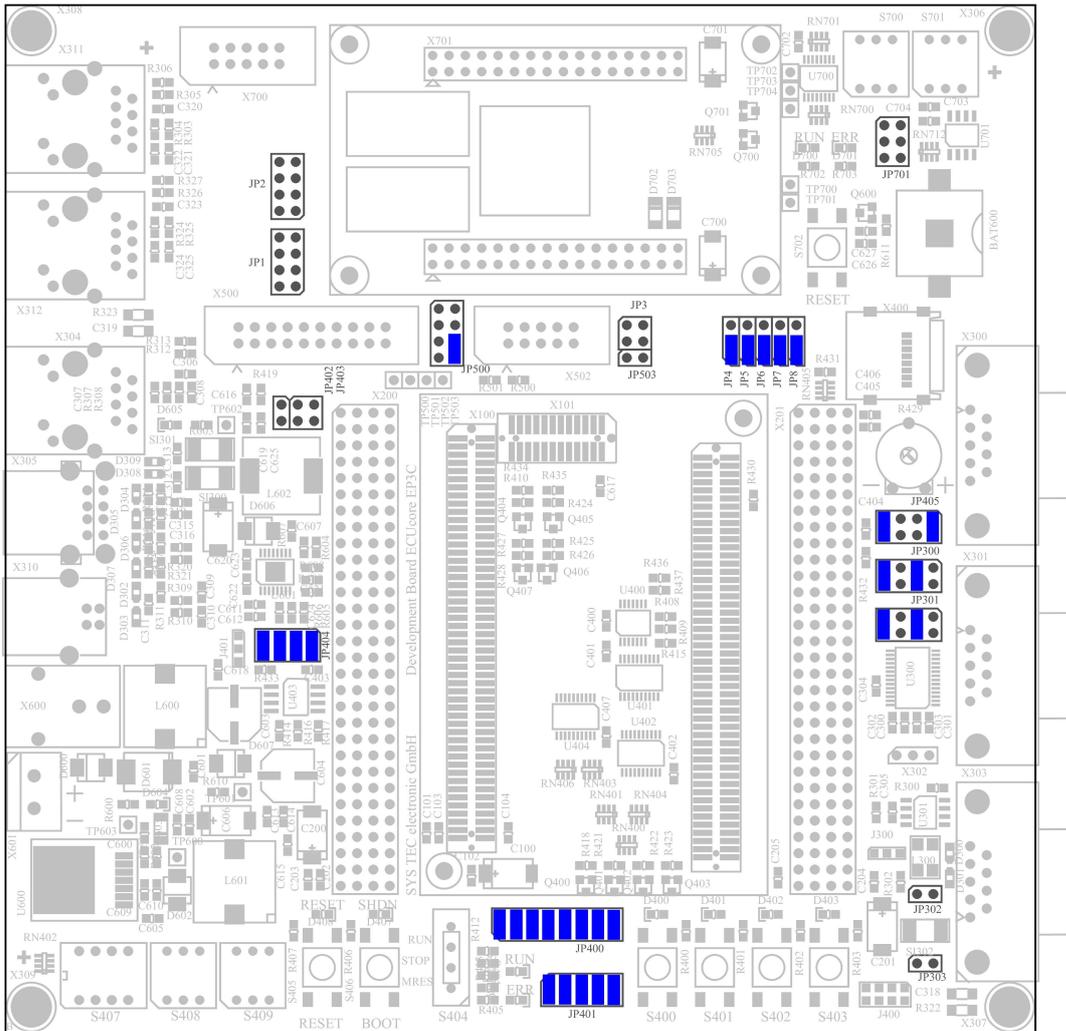


SYS TEC electronic GmbH
4269.1 - DevBoard-EP3C

Abbildung 2 Jumper-Positionen für Stand-alone Variante

5.2 Host-CPU mit parallelem Interface

Für die Variante mit ECUcore-9G20 als Host-CPU wird folgende Jumperkonfiguration empfohlen. Dabei werden die IO-Signale des ECUcore-EP3C als paralleler Adress-Datenbus an das ECUcore-9G20 angeschlossen. Die LEDs und Taster sind mit dem ECUcore-9G20 verbunden.



SYS TEC electronic GmbH
4269.1 - DevBoard-EP3C

Abbildung 3 Jumper-Positionen für Host-CPU mit parallelem Interface

6 Schnittstellen

6.1 Allgemein

Bezeichnung	Schnittstelle	Typ
X600	Spannungsversorgung 9-28VDC	
X601	Spannungsversorgung 9-28VDC	
S405	RESET, löst einen Reset des ECUcore-EP3C und ECUcore-9G20 aus	Taster
D400	ECUcore-EP3C.IO0, wenn von JP1 1-2 gesetzt, ansonsten ECUcore-9G20.FPGA_IO69	LED
D401	ECUcore-EP3C.IO1, wenn von JP1 3-4 gesetzt, ansonsten ECUcore-9G20.FPGA_IO70	LED
D402	ECUcore-EP3C.IO2, wenn von JP1 5-6 gesetzt, ansonsten ECUcore-9G20.FPGA_IO71	LED
D403	ECUcore-EP3C.IO3, wenn von JP1 7-8 gesetzt, ansonsten ECUcore-9G20.FPGA_IO72	LED
S400	ECUcore-EP3C.IO8, wenn von JP2 1-2 gesetzt, ansonsten ECUcore-9G20.FPGA_IO73	Taster
S401	ECUcore-EP3C.IO9, wenn von JP2 3-4 gesetzt, ansonsten ECUcore-9G20.FPGA_IO74	Taster
S402	ECUcore-EP3C.IO10, wenn von JP2 5-6 gesetzt, ansonsten ECUcore-9G20.FPGA_IO75	Taster
S403	ECUcore-EP3C.IO11, wenn von JP2 7-8 gesetzt, ansonsten ECUcore-9G20.FPGA_IO76	Taster
S406	BOOT: /BOOT-Signal von	Taster

	ECUcore-9G20. Wenn von JP3 1-2 gesetzt, dann auch ECUcore-EP3C.IO12	
JP402	BMS: BMS-Signal von ECUcore-9G20. Wenn von JP3 3-4 gesetzt, dann auch ECUcore-EP3C.IO13	

6.2 ECUcore-EP3C

Die in der folgenden Tabelle aufgeführten Schnittstellen sind an das ECUcore-EP3C angeschlossen.

Bezeichnung	Schnittstelle	Typ
X300	ECUcore-EP3C UART, wenn von JP300 7-8 und von JP301 7-8 gesetzt sind.	DSUB9 female
X311	Ethernet ETH0	RJ45 jack
X312	Ethernet ETH1	RJ45 jack
X700	JTAG Altera-FPGA	10pol
S700	Node-ID höherwertiges Nibble	Hexswitch
S701	Node-ID niederwertiges Nibble	Hexswitch
S702	RESET, löst einen Reset des ECUcore-EP3C aus und nicht des ECUcore-9G20	Taster
D700	RUN	LED
D701	ERR	LED

6.3 ECUcore-9G20

Bezeichnung	Schnittstelle	Typ
X300	UART0, wenn von JP300 5-6 und von JP301 5-6 gesetzt sind.	DSUB9 female
X301	Debug-UART	DSUB9 female
X302	UART3	3pin Stiflleiste
X303	CAN Bus	DSUB9 male
X304	Ethernet	RJ45 jack
X305	USB-Host	USB-A
X310	USB-Device	USB-B
X500	JTAG Atmel ARM9	20pol
X400	SD Card Socket	
S407	DIP-Switch	
S408	Node-ID höherwertiges Nibble	Hexswitch
S409	Node-ID niederwertiges Nibble	Hexswitch
D405	RUN	LED
D406	ERR	LED

7 Technische Daten

Abmaße LxBxH:	160mm x 160mm x 21mm
Einsatz-Temperaturbereich:	0/+70°C
Spannungsversorgung:	9-28VDC
Stromaufnahme (max.):	12W

Dokument: Development Board ECUcore-EP3C
Dokumentnummer: L-1266d_02, Auflage Sept. 2011

Wie würden Sie dieses Handbuch verbessern?

Haben Sie in diesem Handbuch Fehler entdeckt? Seite

Eingesandt von:

Kundennummer: _____

Name: _____

Firma: _____

Adresse: _____

Einsenden an: SYS TEC electronic GmbH
August-Bebel-Str. 29
D-07973 Greiz
GERMANY
Fax : +49 (0) 36 61 / 62 79 99

Veröffentlicht von

© SYS TEC electronic GmbH 2011

SYS TEC
ELECTRONIC

Best.-Nr. L-1266d_02
Printed in Germany